

ネステッドチョッパ技術を用いた計装アンプのための チョッピングクロック周波数に関する一考察

谷口 滋* 宮内 亮一** 外山 貴子*** 田村 宏樹*** 淡野 公一***
(宮崎大学 *大学院工学研究科 **大学院農学工学総合研究科 ***工学部)

1 はじめに

計装アンプを生体信号のような低周波の信号処理に用いる場合、そのオフセット電圧等の低周波域のノイズ(ノイズ)により SN 比の劣化を招くことが問題となっている。加えて、計装アンプはフィードバック抵抗のばらつきにより CMRR が著しく劣化することが知られている。これらの改善方法としてネステッドチョッパ技術(NCT)および完全差動差分増幅器(FBDDA)を用いた計装アンプ(NCT-IA)がある[1][2]。NCTは2組のチョッパースイッチを用いるが、ここで使用する2種類のチョッピングクロック周波数(CLK)の値によっては、特性に悪影響を及ぼす。また、NCT-IAは高周波のノイズを除去するフィルタが必要となるが、NCTにて分離したノイズを十分に減衰させるためには高次のフィルタが必要となる。しかし、高次のフィルタはチップ面積の増大につながるという問題がある。

そこで本論文では、NCTに用いるCLKの関係性を明らかにすると共に、NCT-IAのフィルタ次数に関する検討を行った。

2 2種類のCLKの関係性

図1にNCT-IAを示す。CLKは式(1)に示すように奇数高調波を含む。図1にあるSW1, SW2は互いに独立で、信号に対し互いの高調波がそれぞれ乗算されるため、2種類のCLKの関係性を明確にするには、高調波について考慮しなければならない。

$$CLK = \frac{2}{\pi} \sum_{n=1}^{\infty} \frac{1}{2n-1} \sin(2n-1)2\pi f_{clk} t \quad (1)$$

高調波を考慮したその関係を (i) 偶数倍, (ii) 奇数倍, (iii) それ以外 (k 倍) と場合分けし、各関係における図1の最終出力 V_{out} の一例を図2に示す。図2の V_{noise1} および V_{noise2} はそれぞれ前段および後段のノイズ、点線は図1のLPFの周波数特性を示し、 $f_1 \sim f_3$ はCLKにより変調されたノイズの周波数を示している。

(i) 偶数倍

図2(a)に示すように V_{noise1} は、フィルタの阻止域より高域に変調されるため除去できる。

(ii) 奇数倍

図2(b)に示すように V_{noise1} はフィルタの阻止域内に変調されるため除去できない。

(iii) k 倍

図2(c)に示すように V_{noise1} の高調波成分が斜線の中で変化する。従って、奇数倍と同様に除去できない。

以上のことから、2種類のCLKの関係を偶数倍にすることで高調波成分の復調を防ぐことができる。

3 NCT-IAのためのフィルタの次数決定法

前章より2種類のCLKの関係を偶数倍とすると V_{noise1} がノイズの最小周波数ということが分かる。ここで、フィルタの次数を N 次と仮定する。フィルタの傾きを $-20N$ dB/dec, カットオフ周波数を f_c とする。2種類のCLKの関係が2で述べたものとする、 V_{out} におけるノイズの

最小周波数は f_{clk1} になる。ここで、阻止域を f_{clk1} , 阻止減衰量を D dB とすると以下の式が成り立ち、フィルタに求められる次数を決定することができる。

$$N = \left\lceil \frac{D}{-20 \times \log \frac{f_{clk1}}{f_c}} \right\rceil \quad (2)$$

4 まとめ

図1の回路を用い、HSPICEによるシミュレーションを通して確認したところ、NCT-IAのための2種類のCLKの関係は偶数倍であることが望ましいことを確認した。また、式(2)にて算出した次数がフィルタの最小次数となることを確認した。今後の課題は、ここで述べた関係を用いて設計したNCT-IAのチップ試作と評価である。

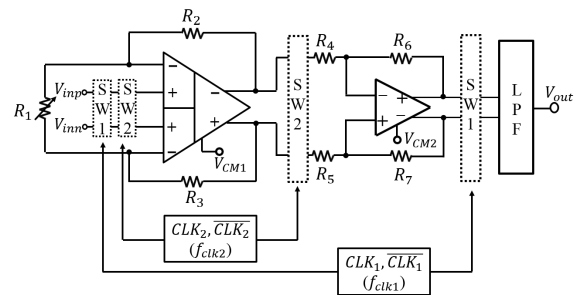


図1: NCT-IA

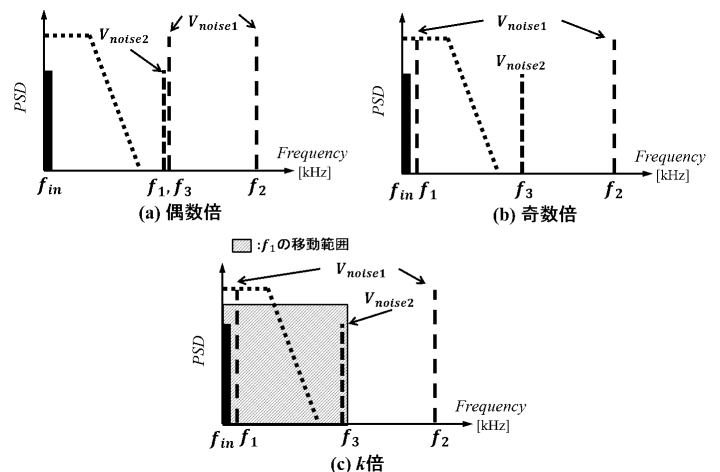


図2: 2種類のCLKの関係性

参考文献

- [1] Z. Abidin, "Low Offset Voltage CMOS Instrumentation Amplifier by Using FBDDA," 平成 27 年度宮崎大学農学工学総合研究科博士後期課程「学生による研究発表会」, 2015 年 9 月.
- [2] Anton Bakker, Kevin Thiele, and Johan H. Huijsing, "A CMOS Nested-Chopper Instrumentation Amplifier with 100-nV Offset," IEEE Journal of Solid-State Circuits, vol. 35, No. 12, pp. 1877-1883, Dec. 2000.