

階層的勾配情報を用いた局所特長量の設計と FPGA 実装

上江洲 諒 浅海 賢一 小森 望充
九州工業大学大学院 工学府 先端機能システム工学専攻

1 はじめに

本研究では、イメージセンサを搭載した自律移動ロボットや小型無人航空機において、カメラ画像からの自己位置推定に用いるためのシーン認識機能をリアルタイムかつ低消費電力で実現する局所特長量の提案を行う。この局所特長量は特徴点周辺の階層的勾配情報を用いて 96 次元の特徴ベクトルで記述され、FPGA による並列処理実装を行うことにより、画像取得と同時の特徴抽出を可能としている。

2 提案手法

2.1 コーナー点検出

本研究の特徴点として、局所領域を中心とする輝度値の変化が顕著なコーナ点を採用した。提案するアルゴリズムでは、エッジの頂点や交点であり自己相似性が低い点として定義し、コーナーと呼ぶ。このようなコーナー点の近傍画素を参照すると、注目画素に対して類似度が高い 5 方向の領域と類似度の低い 3 方向の領域に分かれていることが見て取れる。したがって本研究のコーナー点検出のアルゴリズムは、ある注目画素とその近傍領域画素との勾配の分散を評価するセグメントテストを行い、注目画素の自己相似性をチェックする。

2.2 特長量計算

本研究のアルゴリズムでは注目画素に対して複数の計算領域を重ねがけすることによって、精度の向上を目指している(図 1)。階層構造はそれぞれ 3×3、5×5、7×7 のウィンドウサイズを用いて構成する注目画素周辺の中心領域とその 8 近傍領域からなる。各階層の中心領域とその 8 近傍領域の中心画素に対して提案する 4 種類のフィルタ(図 2)を用いて畳み込み演算を行う。その後、中心領域と周辺領域に関して領域間の差分をとり、これを特長量として用いる。最終的に 1 つの特徴点に対して 4 オペレータ×8 方向×3 階層構造=96 次元の勾配特長量を得る。

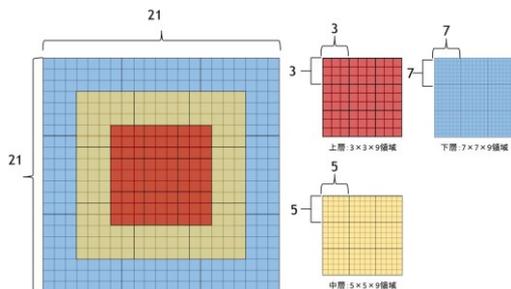


図 1 提案する 3 階層構造のサンプリングモデル

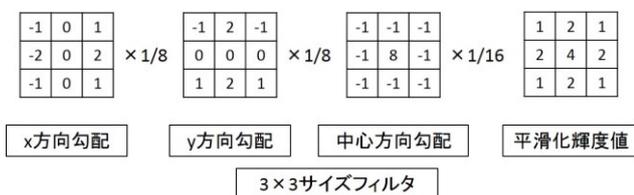


図 2 提案する 4 種類のフィルタ(3×3 サイズ)

2.3 FPGA 実装

本システムでは FPGA のハードウェア回路として画像の平滑化処理、コーナ点検出、勾配特長量計算を実装し、高速な並列処理を行った。これにより、画像キャプチャと処理結果を同時に得るリアルタイム処理を実現した。

3 実験

3.1 処理速度と消費電力

画像 1 フレーム(VGA サイズ)に対する処理速度と消費電力を求めた。(表 1)

表 1 処理速度と消費電力

処理速度	20.7 [ms]
消費電力	0.124 [W]

3.2 他手法との性能比較

ソフトウェア上で移動前と後の画像間マッチングにおいて、他手法(SIFT[1]、SURF[2]、FREAK[3])との比較実験を行った。カメラ位置を 300mm だけ横移動させた場合のミスマッチ数と処理時間を表 2 に示す。

表 2 比較実験の結果

	SIFT	SURF	FREAK	提案手法
ミスマッチ数	5	5	2	5
処理時間 [ms]	268.5	66.6	192.1	62.6

4 まとめ

本研究では、他手法と比べて精度や速度が劣らない階層的勾配情報を用いた局所特長量の設計と、アルゴリズムの FPGA 実装によるリアルタイムかつ低消費電力処理を実現した。

参考文献

- [1] David G. Lowe, "Object Recognition from Local Scale-Invariant Features," The Proceedings of the IEEE International Conference on Computer Vision, Vol. 2, pp. 1150-1157 (1999)
- [2] H. Bay, T. Tuytelaars and L. V. Gool, "SURF: Speeded Up Robust Features," The Proceedings of the 9th European Conference on Computer Vision, Vol. 110, pp. 407-417 (2006)
- [3] A. Alahi, R. Ortiz, P. Vandergheynst, "FREAK: Fast Retina Keypoint," The Proceedings of the IEEE International Conference on Computer Vision and Pattern Recognition, pp. 510-517 (2012)